

Multiploazione = trasmissione contemporanea di diversi segnali su uno stesso mezzo fisico condiviso.

Le principali tecniche di multiploazione sono 3:

- FDM: a divisione di frequenza, i segnali condividono lo stesso intervallo di tempo T ma occupano sottobande di frequenza diverse. Si applica direttamente a segnali analogici e consiste nell'allocare la banda totale disponibile sul mezzo trasmissivo da condividere in tante sottobande quanti sono i segnali tributari.
- TDM: a divisione di tempo, i segnali condividono lo stesso intervallo di frequenza F ma sono trasmessi in sotto-intervalli di tempo distinti. Si applica a segnali campionati e consiste dunque nel dividere l'intervallo di campionamento Tc in N sotto-intervalli (N=tributari) Sono trasmessi in sequenza ciclica i campioni di ogni segnale tributario traslati nel tempo di (i/N)Tc secondi.
- CDM: a divisione di codice, consiste nella trasmissione di più segnali tributari contemporaneamente e nella stessa banda attraverso l'utilizzo di un particolare codice che ne permette la separazione dal segnale multiploato.

Multiploazione TDM e sue sottocategorie

La tecnica di multiploazione tdm è una delle più diffuse e si usa classificare le varie tecniche di ricezione ed elaborazione del segnale in:

- **Multiploazione TDM-PAM**
- **Multiploazione PCM**
- **Multiploazione numerica (sincrona o asincrona)**

Multiploazione TDM-PAM

PAM=Pulse Amplitude Modulation.

La tecnica lavora su segnali campionati ma non quantizzati (impulsi con ampiezza corrispettiva analogica). I segnali tributari Si analogici sono campionati ciclicamente e distribuiti uniformemente nel periodo Tc.

Multiploazione PCM

PCM=Pulse Code Modulation

La tecnica consiste nella multiploazione TDM di N segnali analogici dopo averli digitalizzati.



La trama del segnale PCM multiplex europeo è così formata:

- Durata pari al Tc=125µs
- Lunghezza totale di 246 bit
- Divisa in 32 Time Slot (0..31)
 - TS1..TS31 → informazioni di fonia
 - TS0 → allineamento di trama, overhead [s1s2s3s4s5s6s7s8]
 - Nelle trame di allineamento TS0= 0011011
 - Nelle trame senza allineamento: s4s5s6s7s8=bit aggiuntivi di servizio si1A A=indicazione di allarme remoto, si=bit definito in precedenza

Multiploazione numerica

Consiste nel moltiplicare a divisione di tempo N segnali numerici che normalmente hanno la stessa frequenza di cifra Fto. La differenza principale rispetto alla tecnica PCM è che i segnali da moltiplicare sono già in forma numerica (non vi è la funzione di campionamento e codifica). Vengono svolte contemporaneamente le operazioni di:

- Scrittura → le cifre del tributario i-esimo sono scritte in un buffer con frequenza di scrittura uguale a quella di cifra del tributario
- Lettura → viene letto il buffer ciclicamente e si estrae un bit o un byte (bit interleaving o channel time-slot interleaving) ...(la frequenza è la stessa per tutte le memorie e deriva dal ck interno)

Ecco ora un po' di formule

Nt=numero di tributari

Ft0=frequenza di cifra dei tributari

Fm0=frequenza del segnale multiplo

Ca=numero di bit aggiuntivi nella trama

r=ridondanza del segnale multiplo

cd=numero di bit disponibili per i tributari

fr0=frequenza di lettura nominale

Cm=numero di bit della trama

Tm0=durata del segnale multiploato

Tc=periodo di campionamento=125ns

$$f_{m0} > N_t f_{t0}$$

$$r = \frac{c_a}{c_d}$$

$$f_{m0} = f_{r0} N_t (1 + r)$$

$$T_{m0} = \frac{c_m}{f_{m0}} = \frac{c_d}{f_{r0} N_t}$$

Legge fondamentale del buffer/memorie elastiche/ → i bit arrivano alle porte d'ingresso degli apparati alla velocità che decidono loro e che nessuno può modificare

Così distinguiamo:

→Tributari sincroni : Nt tributari hanno la stessa frequenza istantanea di cifra ← moltiplicatori numerici sincroni

→Tributari plesiocroni : Nt tributari hanno stessa frequenza di cifra nominale ma frequenze di cifra effettive diverse ← moltiplicatori numerici asincroni

Multiplazione numerica sincrona

Questo tipo di tecnica viene attuata con tributari sincroni, cioè con la stessa frequenza istantanea di cifra in rapporto fisso con la frequenza di cifra del segnale multiplo f_m .

Le frequenza di lettura del buffer F_{r0} è uguale in media alla frequenza di scrittura $F_t \rightarrow F_m = F_t N_t (1+r)$.

Un dimensionamento inadeguato della memoria elastica (buffer dei tributari di lettura e scrittura) può causare problemi di perdita o ripetizione dei bit del tributario \rightarrow **slip**

- Per ogni linea di ingresso i bit di ingresso del tributario sono scritti nella memoria elastica con frequenza F_w
- La lettura avviene con frequenza dipendente dall'orologio locale F_r
- Il buffer è realizzato come una memoria circolare con accesso ciclico:
 - Se si svuota alcuni byte sono ripetuti in trasmissione
 - Se si riempie alcuni byte sono cancellati e persi

Se gli eventi di aggiunta o perdita di trame mantengono il sincronismo vengono detti slip controllati

Il **tasso di slip F_{slip}** è una funzione di N bit:

$$F_{slip} = 86400 \frac{|f_w - f_t|}{N} [\text{slip} / \text{giorno}]$$

$$86400 = \text{secondi_in_un_giorno}$$

Multiplazione numerica asincrona

Questo tipo di tecnica è molto più realistica perché lavora su tributari asincroni – plesiosincroni con la stessa frequenza di cifra nominale ma frequenze di cifra effettive diverse indipendenti l'una dall'altra. La frequenza del segnale multiplo F_m non è in rapporto fisso con le frequenze dei tributari.

Il processo di sincronizzazione in questo caso è differente \rightarrow giustificazione di bit o riempimento di impulsi.

- Le cifre binarie di ogni tributario vengono scritte nelle memorie elastiche con frequenza di scrittura uguale alla loro frequenza istantanea di arrivo F_{ti}
- I bit di tributario vengono letti e multiplati a bitinterleaving \rightarrow le memorie tendono a svuotarsi
- \leftarrow L'operazione di lettura viene inibita quando la memoria si vuota oltre una certa soglia
- La presenza o l'assenza di bit di riempimento in ogni trama deve essere segnalata al demultiplicatore \rightarrow nella trama sono inseriti bit di controllo di giustificazione (0 1 assenza o presenza di riempimento)
- In ogni trama sono inseriti $s = N_t(2k+1)$ bit di controllo di giustificazione

Ora un po' di formule per la giustificazione positiva (con frequenza di lettura F_{r0} uguale al valore della F_{ti})

$$\left\{ \begin{array}{l} (f_{r0} - \Delta f_{r0}) = \frac{f_{m0} - \Delta f_{m0}}{N_t(1+r)} > (f_{i0} + \Delta f_{i0}) \forall i \\ (f_{r0} + \Delta f_{r0}) - (f_{i0} - \Delta f_{i0}) < \frac{f_{m0}}{c_m} \forall i \\ \rho_{mom} = \frac{f_{r0} - f_{i0}}{\frac{f_{m0}}{c_m}} = \frac{\frac{f_{m0}}{N_t(1+r)} - f_{i0}}{\frac{f_{m0}}{c_m}} \forall i \end{array} \right.$$

Dove ρ è il rapporto di giustificazione nominale.

- La prima disuguaglianza garantisce che nella trama del segnale di multiplo in uscita ci sia abbastanza spazio per accogliere i bit da ciascun tributario in ingresso
- La seconda disuguaglianza impone che la massima differenza tra le frequenze di lettura e scrittura di ogni tributario (la massima richiesta di giustificazione) sia minore della massima frequenza di giustificazione possibile.